



LabVIEW di National Instruments e gestisce, oltre alla comunicazione fra Master e Slave per mezzo del bus Profibus e all'acquisizione dei dati dai moduli presenti sul Master, anche la comunicazione fra sistema Real Time e supervisione (PC) tramite protocollo TCP-IP. Si possono quindi distinguere quattro livelli di programmazione che, partendo da quello più basso per arrivare a quello più alto, possono essere sintetizzati in quanto segue: programmazione Profibus (utilizzo del software di configurazione del modulo Comsoft); programmazione FPGA (lettura dati Profibus e scheda DAQ - LabVIEW FPGA); programmazione CompactRIO (logiche di controllo, comunicazione con FPGA, comunicazione TCP-IP con Supervisione - LabVIEW Real Time); programmazione supervisione (HMI, comunicazione TCP-IP

con CompactRIO - LabVIEW) (Fig. 3). Di seguito vedremo come affrontare i vari livelli di programmazione.

PROGRAMMAZIONE PROFIBUS

Per prima cosa occorre installare sul proprio PC il programma di gestione Comsoft fornito insieme al modulo di comunicazione Profibus. Quindi occorre lanciare in esecuzione il programma "Configurator II" (Fig. 4). All'avvio del programma compare una finestra che permette di configurare lo specifico modulo (Fig. 5) Occorre seguire i seguenti passi:

- Creare un nuovo Progetto per mezzo del menu "Project - New".
- Verificare che siano già presenti tutti i file con estensione "GS*" relativi ai sistemi presenti sulla rete. Se i file sono presenti, nella parte di sinistra della finestra

compaiono i nomi dell'hardware. Questi file sono i descrittori, in formato xml, dei moduli che dobbiamo configurare sulla rete e sono forniti dai produttori dell'hardware. Nel caso in cui non fossero ancora stati caricati è possibile fare questa operazione tramite il menu "Tools - Install new GS*file".

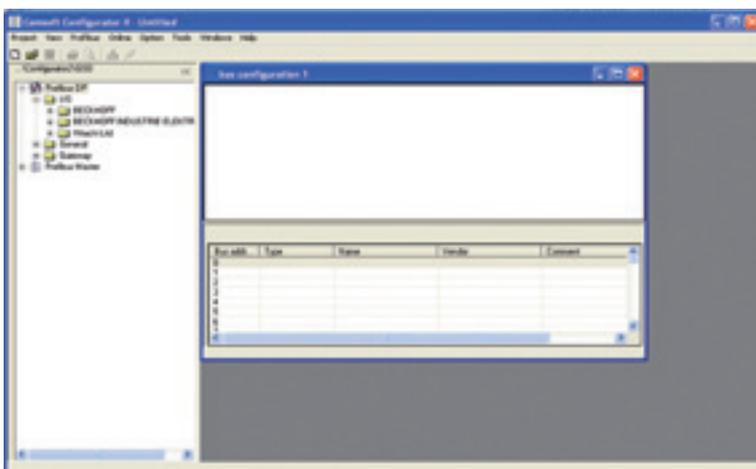
- Trascinare, dalla parte di sinistra alla finestra di progetto "Bus configuration", i file relativi alla rete che si intende configurare. Per ogni oggetto inserito occorre inserire il corretto Bus Address. Questa operazione è possibile selezionando l'elemento hardware da configurare, nella parte superiore della finestra, e modificando il relativo Address nella parte inferiore della finestra. Dopo questa operazione, nella parte superiore della finestra compaiono i moduli inseriti graficamente connessi secondo la gerarchia Master - Slave corretta. Selezionando i singoli elementi è possibile visualizzare e modificare i parametri dei singoli elementi (Fig. 6).
- Salvare il progetto e trasferirlo al modulo Master (Comsoft). Per fare questa operazione occorre selezionare l'icona riportata in Fig. 7.

Fig. 3

Fig. 4



Fig. 5



PROGETTO LABVIEW REAL TIME SU COMPACTRIO

Al momento della creazione del progetto occorre impostare la pre-

Fig. 6

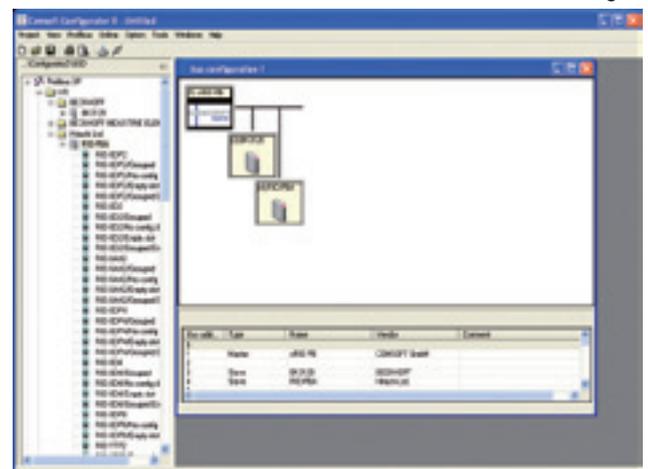




Fig. 7

senza del controllore Real-Time e del sistema FPGA. In questo modo viene automaticamente creata la parte relativa. Per effettuare queste operazioni occorre seguire i passi elencati di seguito:

- Creare un nuovo progetto di LabVIEW.
- Selezionare il ramo Project e con il tasto destro del mouse scegliere il menu "New - target

Fig. 8

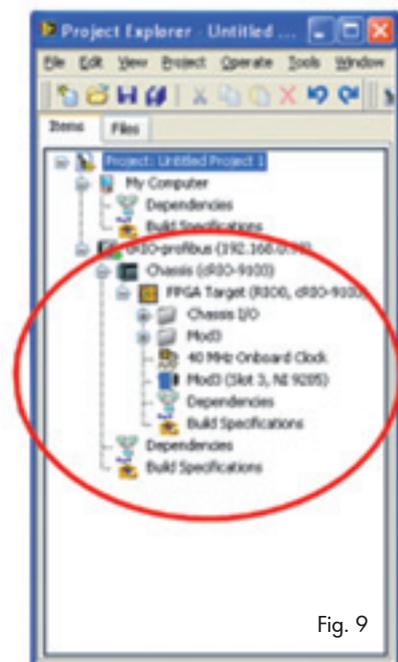
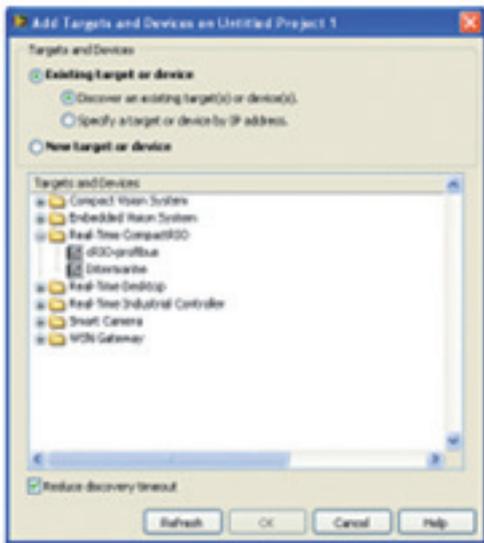


Fig. 9

and Devices". Selezionare la voce "Existing Target and devices" e nell'elenco selezionare "Real Time CompactRIO". Verranno proposti, dopo una breve ricerca sulla rete, i sistemi o il sistema CompactRIO presente (Fig. 8)

- Selezionato il device desiderato e premuto il pulsante "OK" compare la finestra "Select Programming Mode" che consente di scegliere il modo di utilizzo dell'FPGA. Occorre selezionare l'opzione "LabVIEW FPGA Interface" che permette di programmare direttamente l'FPGA.
- Nel progetto compare anche la parte Real Time CompactRIO come raffigurato in Fig. 9.

PROGRAMMAZIONE FPGA

Creato il progetto LabVIEW che contiene lo chassis CompactRIO con backplane FPGA, per mezzo della funzionalità Autodetect sarà rilevata l'intera configurazione del sistema Real Time - FPGA. Nel progetto compariranno le cartelle relative ai moduli installati e per ciascun modulo saranno presenti i canali acquisiti. Per ciò che concerne il modulo per la gestione della comunicazione Profibus occorre creare un'area di memoria condivisa (definita nel caso specifico CS_PB-Memory). Per fare questa operazione occorre:

- Selezionare nell'albero del progetto la voce FPGA.
- Con il pulsante destro del mouse selezionare la voce di menu

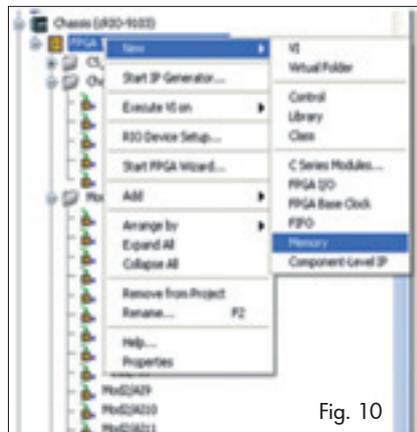


Fig. 10

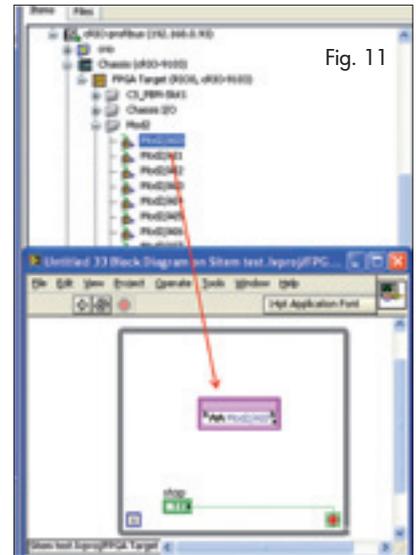


Fig. 11

"New" e quindi selezionare "Memory" (Fig. 10).

- Compagno tutta una serie di finestre che permettono di selezionare e impostare i parametri della memoria. I parametri che occorre impostare sono tutti presenti nella prima delle finestre che compare: immettere la stringa del nome della memoria (in questo caso CS_PB-Memory); il tipo di dato (in questo caso U8); il numero di elementi (1024); nel campo "Implementation" selezionare "Block Memory".
- Per creare il VI che gestisce l'acquisizione dall'FPGA è sufficiente selezionare dal progetto l'FPGA stesso e con il tasto destro del mouse selezionare un nuovo VI che riporterà nell'angolo in basso a sinistra l'indicazione del fatto che gira sul target FPGA.
- Trascinando il canale che si vuole acquisire, partendo dall'elenco del progetto, si crea il link sul VI al canale e quindi dall'icona relativa si possono ricavare i valori del dato acquisito (Fig. 11 e Fig. 12).
- Nella Fig. 12 è riportata la porzione di codice su FPGA che gestisce l'acquisizione dei segnali analogici dal modulo NI-9205.
- Per mezzo delle funzioni di LabVIEW che si installano automaticamente dal software a corredo della scheda Comsoft si può creare il VI sottostante l'FPGA che gestisce la comunica-

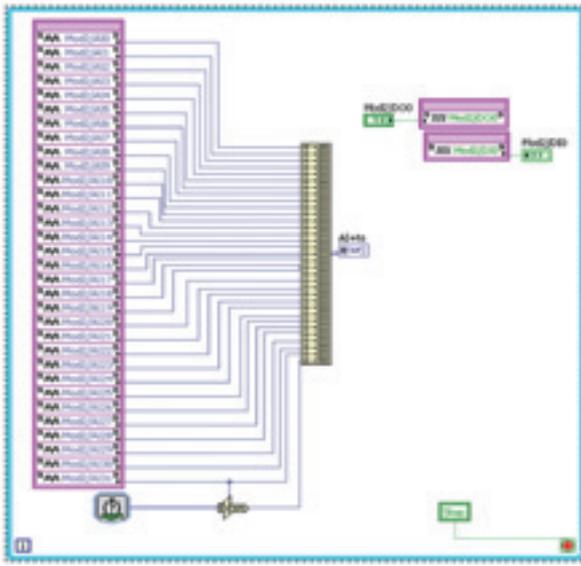


Fig. 12

cessiva compilazione dello stesso tramite compilatore Xilinx. Il risultato della compilazione è un file Bitstream che verrà richiamato dall'eseguibile sviluppato con LabVIEW Real Time (Fig. 15).

PROGRAMMAZIONE REAL TIME

Nella parte di progetto relativa a CompactRIO saranno collocati tutti i VI necessari per la programmazione della parte di software Real Time. Il sistema Real Time compie le seguenti operazioni: legge i dati dall'FPGA; attua le eventuali regolazioni impostate (nel caso specifico accende o spegne la ventola di raffreddamento); colloquia con il programma di supervisione, installato su PC, tramite protocollo TCP-IP. Qui di seguito vediamo come si collega la parte di programmazione FPGA al sistema Real Time:

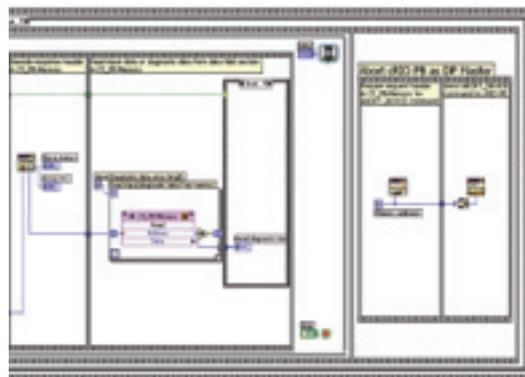
- Creare un nuovo VI nella sezione Real Time.

- Selezionare nella palette delle funzioni il menù "FPGA-Interface-Open FPGA Reference" come illustrato in Fig. 16.
- Selezionare con il tasto destro del mouse l'icona vuota (No target); selezionare la voce di menù "Configure Open FPGA VI reference". Compare quindi una finestra che consente di scegliere se collegare il file bitstream o il VI compilato in precedenza per FPGA (Fig. 17).
- L'icona del collegamento FPGA non è più vuota ma visualizza il nome del VI a cui è stata collegata. Il filo relativo al reference in uscita dall'icona deve essere utilizzato ogni volta che occorre comunicare con l'FPGA.

zione sul bus Profibus. Nelle Fig. 13 e Fig. 14 si vede un esempio di programma di gestione della memoria condivisa gestita dal modulo Comsoft. Le funzioni per LabVIEW relative alla gestione del modulo Comsoft si installano automaticamente con l'installazione del software a corredo del modulo.

- Per compilare il programma FPGA occorre selezionare il programma stesso e, con il tasto destro del mouse, selezionare la voce di menù "Compile". Questa operazione attiverà la procedura di compilazione che prevede l'esecuzione di due differenti passi di compilazione (trasparenti all'utilizzatore): traduzione del codice LabVIEW FPGA in linguaggio VHDL e suc-

Fig. 14



Nella Fig. 17 è visualizzata una porzione di codice della parte Real Time che inizializza la comunicazione con l'FPGA. Si possono notare le seguenti cose:

- I dati sono gestiti per mezzo dell'utilizzo di una coda che viene inizializzata e denominata "Dati".
- Il sub VI Fast ACQ (icona rossa) legge i dati relativi ai canali AI dall'FPGA e li inserisce nella coda. Tali dati sono letti ed elaborati nel while loop creando quindi un'architettura "User - Consumer".
- Il sub VI TCP-IP (icona verdina) gestisce la comunicazione con

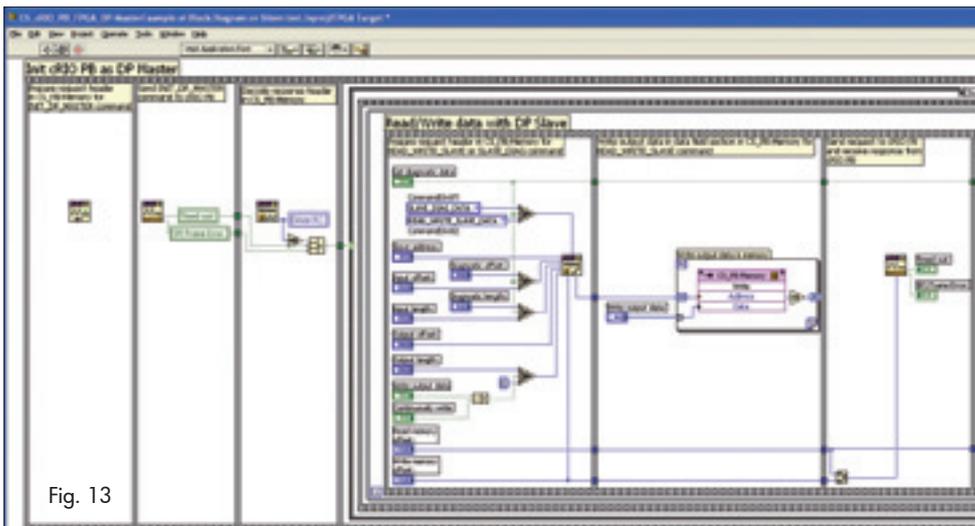


Fig. 13

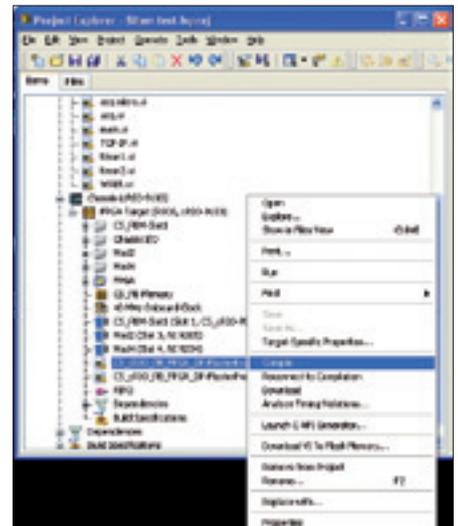


Fig. 15

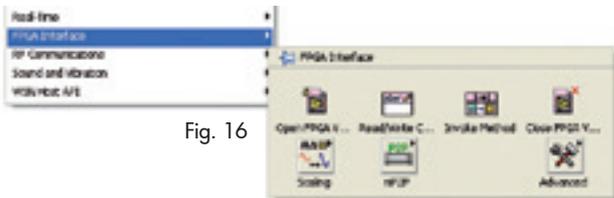


Fig. 16

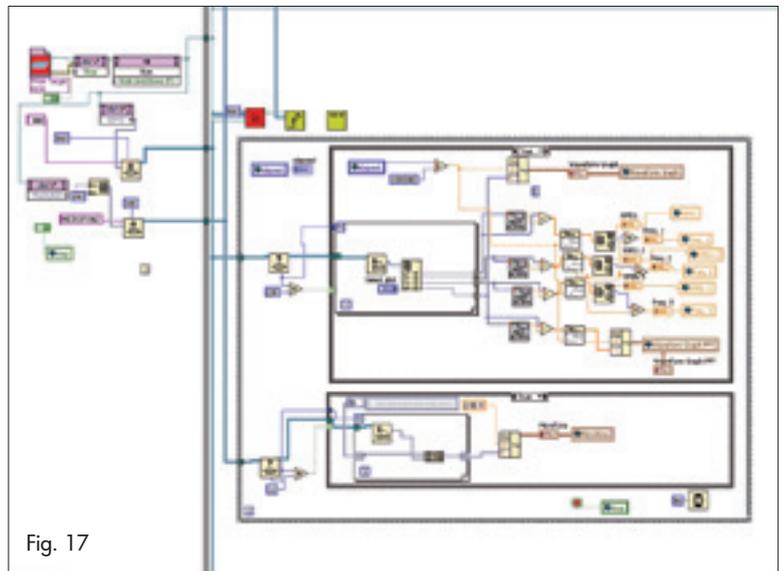


Fig. 17

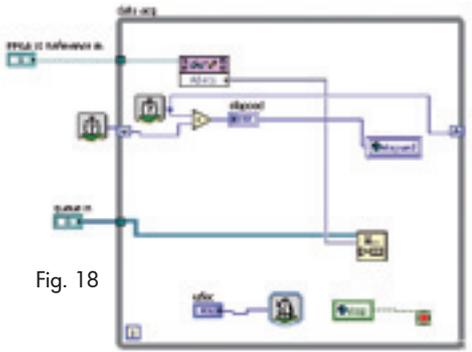


Fig. 18

il programma di supervisione residente su PC.

Nella Fig. 18 è riportato il codice del Sub VI Fast ACQ che legge i dati dall’FPGA, mentre nella Fig.

19 è visualizzato il diagramma del codice che gestisce la comunicazione TCP-IP.

Nella porzione di codice visualizzato in Fig. 18 si può notare che i dati provenienti dal bus Profibus sono organizzati come un vettore di byte concordemente con quanto

impostato nella configurazione del bus di I/O distribuito (configurazione Comsoft). Vengono decodificati 5 byte, di cui il primo corrisponde a 8 valori digitali, il secondo e il terzo – opportunamente combinati e convertiti – rappresentano la temperatura e così via.

Il codice della Fig. 19 gestisce il colloquio TCP-IP verso il PC di supervisione. Il modulo Real Time è configurato come “Listener” ovvero è in ascolto ed è la supervisione che deve fare richiesta di collegamento. A collegamento richiesto dalla supervisione, lo stato del sistema viene trasmesso utilizzando un cluster convertito a stringa. Nel

while loop vengono letti anche eventuali messaggi che il supervisore dovesse mandare alla parte Real Time.

PROGRAMMAZIONE SUPERVISIONE

La parte di supervisione è delegata

ad essere in primis l’interfaccia con l’operatore e quindi può rispondere alle più diverse esigenze. Una parte di codice, però, deve essere sempre presente: la parte di comunicazione TCP-IP, rappresentata nella Fig. 20, è in qualche modo simile a quella descritta nella parte Real Time. □

NOTE SULL'AUTORE

Luca Cambiaso è amministratore e responsabile qualità presso SITEM S.r.l. (Software and Instrumentation for Test and Measurement), Silver Alliance Partner di National Instruments. È laureato in Ingegneria Elettronica all’Università degli Studi di Genova e Certified Professional Instructor per LabVIEW.

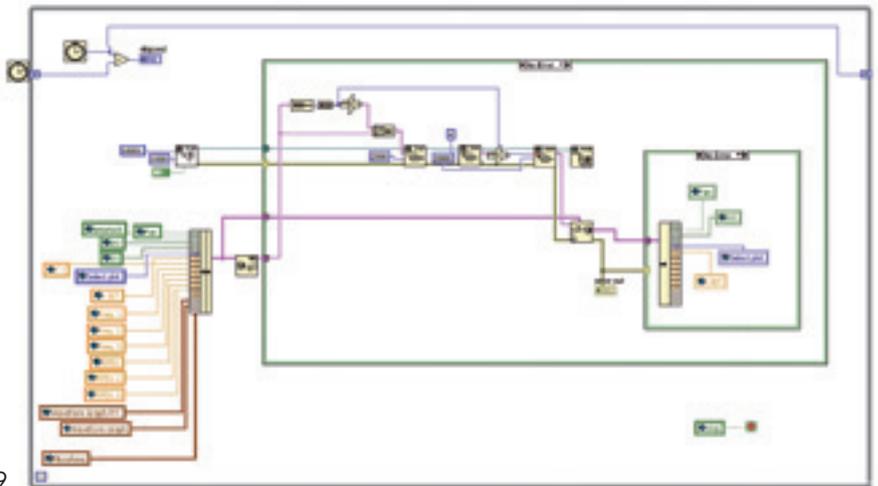


Fig. 19

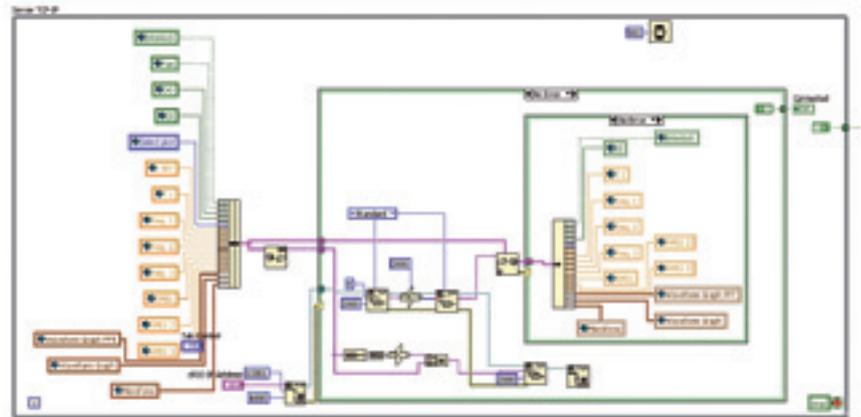


Fig. 20